

Requested Patent: JP6197100A

Title: COMMUNICATION SYSTEM ;

Abstracted Patent: JP6197100 ;

Publication Date: 1994-07-15 ;

Inventor(s): YAMAGUCHI HIDEKI ;

Applicant(s): CANON INC ;

Application Number: JP19920344101 19921224 ;

Priority Number(s): ;

IPC Classification: H04L1/16 ; G06F11/14 ; G06F13/00 ; H04L29/08 ;

Equivalents:

ABSTRACT:

PURPOSE: To prevent increase in a re-transmission packet by making re- transmission N times at every constant time when no reply comes within time T1 after data transmission so as to reduce the load of re-transmission processing due to long time fault.

CONSTITUTION: Data on a RAM are sent and a reception acknowledging flag from the other communication party is monitored by a register 9 of a LAN controller 5. When a reception acknowledging is not returned within time T1 after the transmission by a timer 4, transmission data are sent again at every constant time and it is repeated till a CT1 count 6 indicates N. When the data are sent N times, a CT2 count 7 is started and when time T2 longer than the time T1 elapses, the re-transmission of data is started and the data are re- transmitted till the count 7 reaches M. When the count 7 reaches M, a re- transmission stop flag 8 is erected to stop the transmission and the transmission data are abandoned. Thus, even when a fault for a long period of time takes place, the load of re-transmission processing is made smaller and the increase in re-transmission packet in the network is prevented.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-197100

(43)公開日 平成6年(1994)7月15日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 1/16		4101-5K		
G 0 6 F 11/14	3 1 0	F 7313-5B		
		C 7313-5B		
13/00	3 5 3	T 7368-5B		
		7240-5K		
			H 0 4 L 13/00	3 0 7 Z
審査請求 未請求 請求項の数1(全 8 頁) 最終頁に続く				

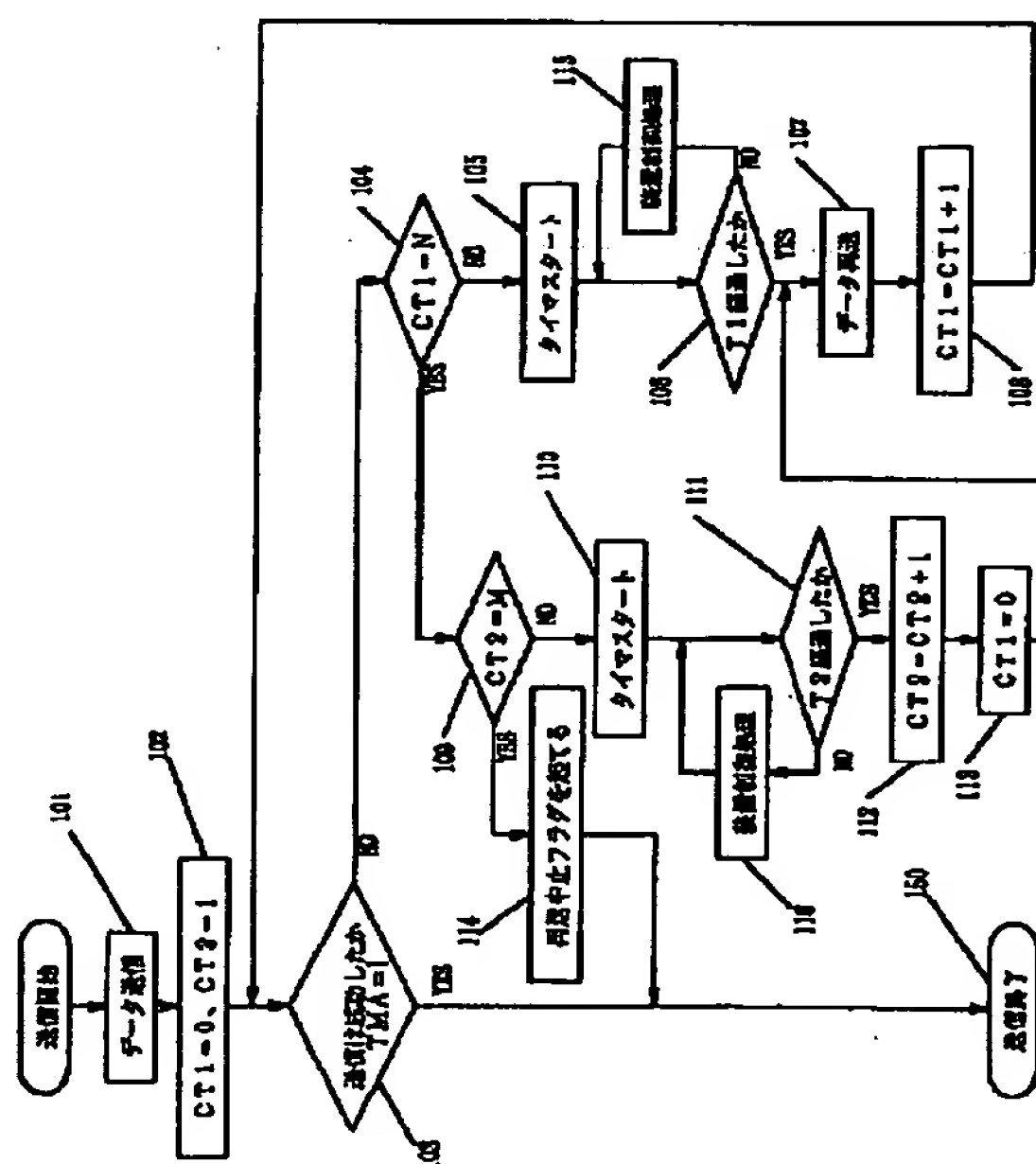
(21)出願番号	特願平4-344101	(71)出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22)出願日	平成4年(1992)12月24日	(72)発明者	山口 英樹 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内
		(74)代理人	弁理士 大塚 康徳 (外1名)

(54) 【発明の名称】 通信システム

(57) 【要約】

【目的】 例え長時間の障害が発生しても、再送処理の負荷を小さくでき、かつ、ネットワークに再送パケットが増えることによる他の通信装置の通信のリアルタイム性の低下を防ぐことができる通信システムを提供するにある。

【構成】 通信装置にステップ101でのデータ送信後T1時間以内に通信相手先からの受信確認が返送されてこないとき先の送信データを一定時間毎に最大N回まで繰り返し再送する（ステップ103～ステップ108）。そして、N回再送したときより時間計測を開始し、T1時間より長いT2時間経過したとき上記再送ステップを再起動する（ステップ109～ステップ113）。再送再起動により前記再送ステップをM回起動しても通信が正常終了しない時には、先の送信データを廃棄すると共に前記先の送信データの再送を中止する（ステップ114）。



【特許請求の範囲】

【請求項1】 送受信可能な少なくとも2つのノードを有するLANを構築してなる通信システムであつて、前記ノードに、

データ送信後T1時間以内に通信相手先からの受信確認が返送されてこないとき先の送信データを一定時間毎に最大N回まで繰り返し再送する再送手段と、

前記再送手段によりN回再送したときより時間計測を開始する時間計測手段と、

前記時間計測手段により前記T1時間より長いT2時間経過したとき前記再送手段を再起動する再送再起動手段と、

前記再送再起動手段により前記再送手段をM回起動するか、またはその間に通信相手先よりの受信確認を受信したとき、前記先の送信データを廃棄すると共に前記先の送信データの再送を中止する再送中止手段とを備えることを特徴とする通信システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は送受信可能な少なくとも2つのノードを有するLANを構築してなる通信システムに関し、例えば、生産装置、生産管理コンピュータ等をLAN接続した工業用の通信システムに関するものである。

【0002】

【従来の技術】 生産装置間をトークンバス方式のLANで結ぶ通信装置システムには、一般的にLANコントローラが使われている。通常、LANコントローラは、OSI参照モデルの1、2層の処理を行なう。例えば、送信したデータがノイズで破壊されたりして送信先で正常に受信されなかつた場合は、送信の失敗をCPUに知らせる。CPUはLANコントローラにデータと送信コマンドを書き込んだ後、送信結果のフラグを見て、必要ならば再送処理を行なう。

【0003】 従来の通信装置では、送信局はデータ送信が失敗した場合、一定時間待つてから再送する再送処理を行なつていた。そして、送信が成功するかあるいは再送回数があらかじめ設定された回数となるまでこの再送処理を繰り返していた。この場合において、工場等における生産装置間の通信では、リアルタイム性が重要であるため、送信が失敗してから再送するまでの間隔は出来るだけ短いことが望ましい。

【0004】

【発明が解決しようとしている課題】 しかしながら、再送の間隔を短くすると再送回数が短時間で上限値に達してしまうため、必要な時間再送を繰り返すためには再送回数の上限値を大きくしなければならなかつた。そのため、CPUの再送処理負荷が増加し、ネットワーク上のパケット増加によりトークンの周回時間が長くなり、他のノードの通信のリアルタイム性が低下するという問題

があつた。

【0005】

【課題を解決するための手段】 本発明は上述の課題を解決することを目的としてなされたものであつて、上述の課題を解決する一手段として以下の構成を供える。即ち、送受信可能な少なくとも2つのノードを有するLANを構築してなる通信システムであつて、前記ノードに、データ送信後T1時間以内に通信相手先からの受信確認が返送されてこないとき先の送信データを一定時間毎に最大N回まで繰り返し再送する再送手段と、再送手段によりN回再送したときより時間計測を開始する時間計測手段と、該時間計測手段により前記T1時間より長いT2時間経過したとき前記再送手段を再起動する再送再起動手段と、該再送再起動手段により前記再送手段をM回起動するか、またはその間に通信相手先よりの受信確認を受信したとき、先の送信データを廃棄すると共に先の送信データの再送を中止する再送中止手段とを備える。

【0006】

【作用】 以上の構成において、例えば長時間の障害が発生しても、再送処理の負荷を小さくでき、かつ、ネットワークに再送パケットが増えることによる他の通信装置の通信のリアルタイム性の低下を防ぐことができる。

【0007】

【実施例】 以下、図面を参照して本発明に係る一実施例を詳細に説明する。

【0008】

【第1の実施例】 図1は本発明に係る第1の実施例の通信システムに接続される通信装置（ノード）の構成を示すブロック図、図2は本実施例通信装置を含む通信システムとしてのLANの構成を示す図である。図1に示す本実施例の通信装置20は、CPU1、ROM2、RAM3、タイマ4、LANコントローラ5及びI/O10で構成され、I/O10には生産装置11が接続されている。

【0009】 LANコントローラ5は、OSI参照モデルの1、2層の通信処理を行ない、送信先がデータを正常に受信したかを判定し、LANコントローラ内部のレジスタ9に送信の成功、失敗を示すフラグをセットする機能を有する。レジスタ9の状態は、CPU1から参照することが出来る。CPU1は、ROM2に記憶されたプログラムに従つて、RAM3をワークエリアにして、I/O10を介して生産装置11を制御する装置制御処理と共に、OSI参照モデルの3層以上の通信処理を行なう。RAM3には、通信処理用のカウンタCT1、CT2のカウント値の記憶領域6、7と、通信処理がセットし、装置制御処理が参照、リセットする再送中止フラグの記憶領域8とが含まれている。

【0010】 図2はLANシステムの構成の一例で上記装置をn台（20a～20n）LANで結んだ様子を示

す。以上の構成を備える本実施例の通信制御、特に送信エラー発生時の再送制御を図3のフローチャートを参照して以下に説明する。装置a(20a)がLANで接続された装置b(20b)にデータを送信する場合のデータ再送動作を図3のフローチャートに沿って説明する。

【0011】装置aの装置制御処理プログラムは、データ送信の必要があると、RAMにデータを書き込み、図3に示す通信処理プログラムを起動する。通信処理プログラムにおいては、まずステップ(101)でRAM上のデータを装置bに送信する。そしてその後ステップ(102)でカウンタCT1(6)を0に、カウンタCT2(7)を1にセットする。そしてステップS103以降の処理に進み、以下に示す処理1を行なう。

【0012】処理1：装置aは、先ずステップ(103)でLANコントローラが示すデータ送信成功フラグ(TMA)を判定して、送信先(11b)装置bがデータ正常に受信しているか否かを調べる。ここで、送信先(11b)装置bがデータ正常に受信している場合(TMA=1のとき)にはステップ(150)に進み、送信を終了する。

【0013】一方、送信先(11b)装置bでデータを正常に受信されていないとき(TMA=0のとき)はステップ(104)に進み、カウンタCT1(6)がNか否かを調べる。カウンタCT1(6)がNになつておらず、N未満であればステップ(105)に進み、タイマ4をスタートさせる。そしてステップ(106)、ステップ(115)のループで、時間T1が経過しタイムアップするまでの間接続生産装置11の制御(装置制御処理)を行なう。

【0014】時間T1が経過するとステップ(106)よりステップ(107)に進み、先程と同じデータを送信(再送)する。再送後ステップ(108)に進み、カウンタCT1(6)をカウントアップして、ステップ(103)に戻る。ステップ(103)の判定で再送送信が成功しない場合には以上の処理を繰り返す。そして、ステップ(104)の判定でカウンタCT1(6)のカウント値がNに成ると、すなわち、再送をN回繰り返すと次にステップ109以下の処理に進み、以下に説明する処理2を行なう。

【0015】処理2：処理2では先ずステップ(109)でカウンタCT2(7)のカウント値がM未満であればステップ(110)に進み、タイマ7をスタートさせる。そしてステップ(111)、ステップ(116)のループで、時間T2が経過しタイムアップするまでの間接続生産装置11の制御(装置制御処理)を行なう。

【0016】時間T2が経過するとステップ(111)よりステップ(112)に進み、カウンタCT2(7)をカウントアップする。そして、ステップ(113)でカウンタCT1(6)を0にしてステップ(107)に進み、データの再送を行ない、続くステップ(108)

でカウンタCT1(6)をカウントアップして、処理1の先頭に戻る。

【0017】このようにして再び処理1をN回繰り返し、送信が成功しない場合は、再び処理2を行なう。以上の繰り返して、ステップ(109)においてカウンタCT2(7)がMに成ると、すなわち、N×M回の再送するとステップ(114)に進み、再送中止のフラグをセットしてステップ(150)に進み、送信処理を終了し、装置制御処理プログラムに戻る。

【0018】装置制御処理プログラムは、再送中止フラグのセットを検出するとエラー処理ルーチンに分岐して例えば警報の発生や装置の停止等を実行する。以上説明した様に第1の実施例によれば、1つのCPUで装置の制御と通信の処理を行なう構成においても、再送処理による装置制御処理の遅れを防ぐことができ、かつ、リアルタイムな通信が可能になる。

【0019】

【第2の実施例】次に図4及び図5を参照して本発明に係る第2の実施例を説明する。図4は本発明に係る第2の実施例の通信装置の構成を示すブロック図である。第2の実施例においても第1の実施例の装置20と同様に図2に示す如くのLANシステムに図4に示す装置をn台接続した通信システム構成となつている。

【0020】第2の実施例の通信装置(LAN装置)50は、通信処理部51と装置制御部52からなる。通信処理部51は、CPU31、ROM32、RAM33、タイマ34及びLANコントローラ35で構成される。LANコントローラ35は、OSI参照モデルの1、2層の通信処理を行ない、送信先がデータを正常に受信したかを判定する。そして、送信の成功、失敗を示すフラグをLANコントローラ内部のレジスタ39にセットする機能を有する。レジスタ39は、CPU31から参照できる。

【0021】RAM33は通信処理用のカウンタCT1、カウンタCT2のカウント値の記憶領域37、38を有する。CPU31はROM32に記憶されたプログラムに従つてRAM33をワークエリアにしてOSI参照モデルの3層以上の通信処理を行なう。また、装置制御部52は、CPU41、ROM42、RAM43、I/O44及び2ポートRAM36で構成される。CPU41は、ROM42に記憶されたプログラムに従つて、RAM43をワークエリアにして、I/O44を介して生産装置45を制御する。

【0022】2ポートRAM36はCPU31とCPU41に接続され、両方のCPUから非同期に読み書きできる再送中止フラグの記憶領域40を有する。以上の構成を備える第2の実施例において、図2に示す1つの装置aより他のLAN接続装置bにデータを送信する場合のデータ再送動作を、図5も参照して以下に説明する。

【0023】装置aの装置制御部52のCPU41は、

5

データ送信の必要があると2ポートRAM36の所定の領域に送信データと送信コマンドを書き込む。通信処理部51は2ポートRAM36をポーリングし、送信コマンドを検出すると、送信コマンドを消去し、図5に示す通信処理プログラムを起動する。通信処理プログラムにおいてはステップ(201)で、2ポートRAM36上のデータを装置bに送信する。続くステップ(202)でカウンタCT1(37)を0に、カウンタCT2(38)を1にセットしステップ(203)以下の処理1を行なう。

【0024】処理1：装置aは、ステップ(203)でLANコントローラが示すデータ送信成功フラグ(TMA)を判定して、送信先(50b)装置bがデータを正常に受信しているか否かを調べる。ここで、正常に送られておりデータ送信成功フラグ(TMA)がセットされている(TMA=1のとき)場合にはステップ(250)に進み、送信処理を終了して2ポートRAM36の所定の領域に送信完了フラグを立てる。

【0025】正常に受信されていないとき(TMA=0のとき)はステップ(203)よりステップ(204)に進み、カウンタCT1(37)がNか否かを調べる。ここでカウンタCT1(37)がN未満であればステップ(205)で、タイマ34をスタートさせ、時間T1が経過しタイマ34がタイムアップするのを監視する。時間T1が経過するとステップ(206)よりステップ(207)に進み、先程と同じデータを送信(再送)する。続くステップ(208)でカウンタCT1(37)をカウントアップして、ステップ(203)に戻る。

【0026】ステップ(203)の判定で再送送信が成功しない場合には以上の処理を繰り返す。そして、ステップ(204)の判定でカウンタCT1(37)のカウント値がNに成ると、すなわち、再送をN回繰り返すと次にステップ(209)以下の処理に進み、以下に説明する処理2を行なう。

処理2：処理2では先ずステップ(209)でカウンタCT2(38)のカウント値がMか否かを調べる。そしてカウンタCT2(38)のカウント値がM未満であればステップ(210)に進み、タイマ34をスタートさせる。そしてステップ(211)で時間T2が経過しタイマ34がタイムアップするのを監視する。

【0027】時間T2が経過するとステップ(211)よりステップ(212)に進み、カウンタCT2(38)を1つカウントアップする。そして、ステップ(213)でカウンタCT1(37)を0にしてステップ(207)に進み、データの再送を行ない、続くステップ(208)でカウンタCT1(37)をカウントアップして、処理1の先頭に戻る。

【0028】このようにして再び処理1をN回繰り返し、送信が成功しない場合は、再び処理2を行なう。以上の繰り返しで、ステップ(209)においてカウンタ

6

CT2(38)がMになると、すなわち、N×M回の再送するとステップ(214)に進み、2ポートRAM36に再送中止のフラグをセットして2ポートRAM36の所定の領域に送信完了フラグを立ててステップ(250)に進み、送信処理を終了する。

【0029】装置制御部のCPU41は、再送中止フラグのセットを検出するとエラー処理ルーチンに分岐して例えば警報の発生や装置の停止等を実行する。以上説明した様に第2の実施例によれば、装置の制御と通信を別々のCPUで処理する構成においても再送パケットが減少することにより、トークンの周回時間が短縮され、ネットワーク上の各ノード間の通信のリアルタイム性が向上する効果が有る。

【0030】以上説明した様に上述した両実施例によれば、例えばT1を0.01秒、Nを10、T2を1秒、Nを5とすれば、瞬間的なノイズで送信データが破壊されても最小0.01秒で再送でき、約4秒間再送処理をしても、再送回数は50回で済む。ノイズによるネットワークの障害は瞬間的なものが多いので、本方式で再送すれば通常はリアルタイムな通信が可能で、まれに長時間の障害が発生しても、CPUの再送処理の負荷は小さく、かつ、ネットワークに再送パケットが増えることによる他の通信装置の通信のリアルタイム性の低下を防ぐことが出来る。

【0031】第1の実施例の様に1つのCPUで装置の制御と通信の処理を行なう構成では、再送処理による装置制御処理の遅れを防ぐことができ、かつ、リアルタイムな通信が可能に成る。第2の実施例の様に装置の制御と、通信を別々のCPUで処理する構成に於ても再送パケットが減少することにより、トークンの周回時間が短縮されネットワーク上の各ノード間の通信のリアルタイム性が向上する効果が有る。

【0032】尚、本発明は、複数の機器から構成されるシステムに適用しても1つの機器から成る装置に適用しても良い。また、本発明は、システム或は装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

【0033】

【発明の効果】以上説明した様に本発明によれば、例えば長時間の障害が発生しても、再送処理の負荷を小さくでき、かつ、ネットワークに再送パケットが増えることによる他の通信装置の通信のリアルタイム性の低下を防ぐことができる。

【図面の簡単な説明】

【図1】本発明に係る第1の実施例の構成を示すブロック図である。

【図2】第1の実施例のLANの構成例を示す図である。

【図3】第1の実施例の再送処理を示すフローチャートである。

7

8

【図4】本発明に係る第2の実施例の構成を示すブロック図である。

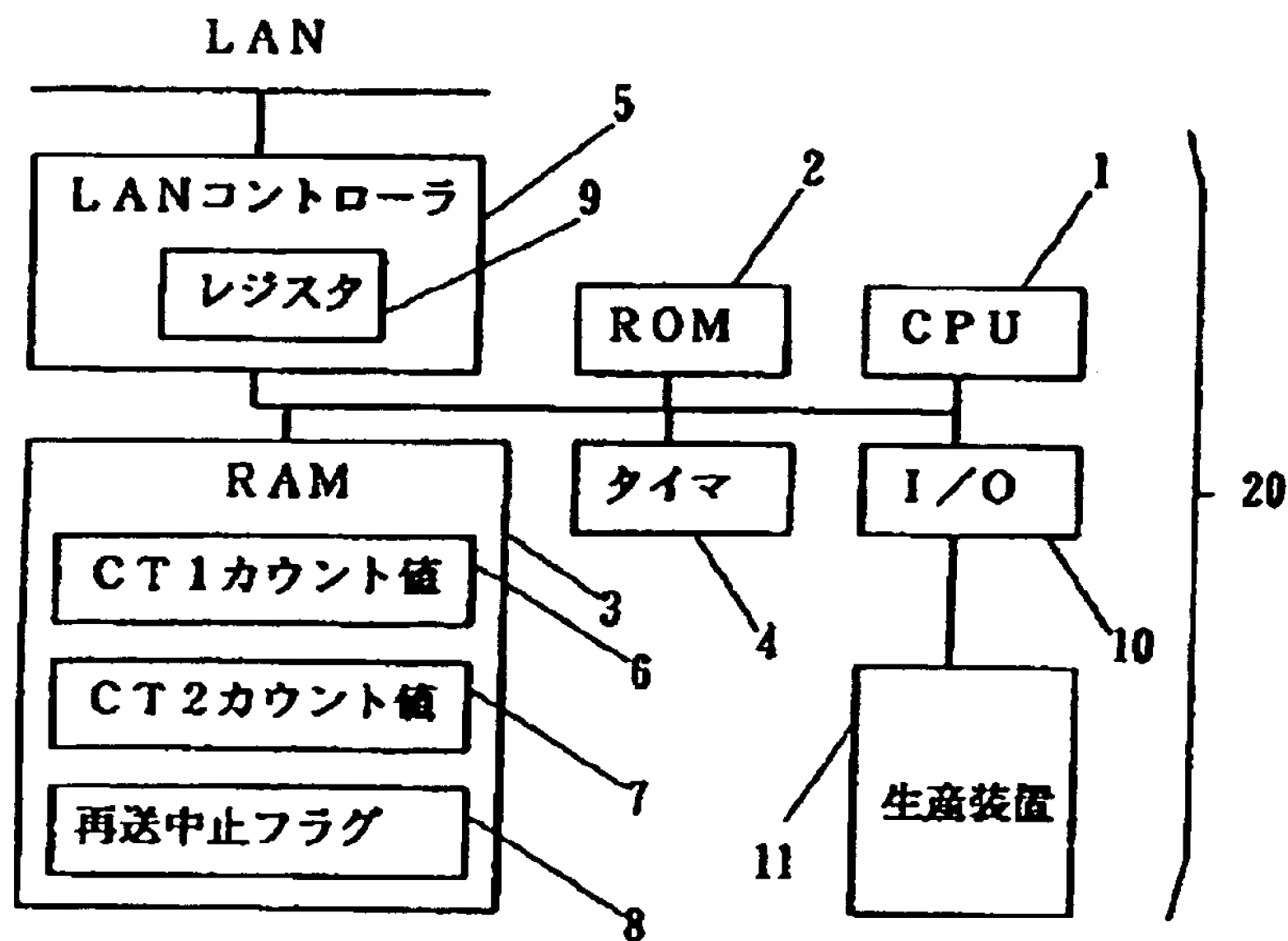
【図5】第2の実施例の再送処理を示すフローチャートである。

【符号の説明】

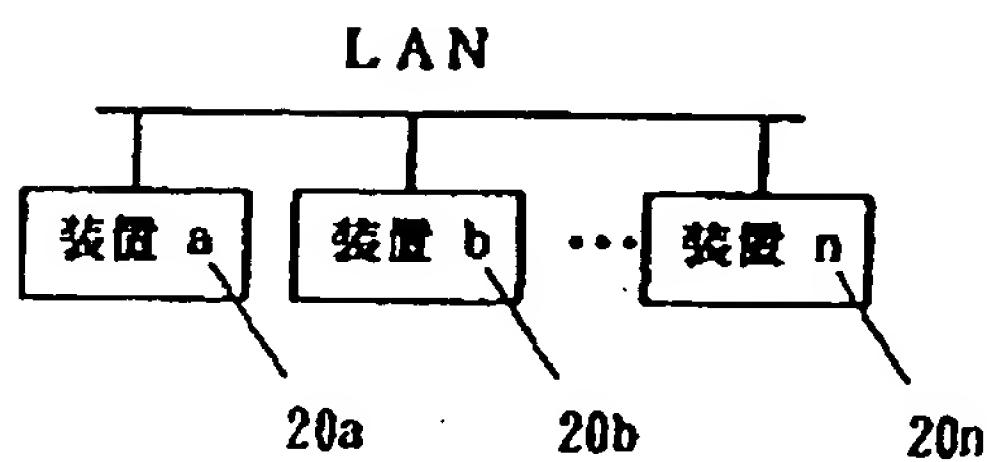
1, 31, 41 CPU
2, 32, 42 ROM

3, 33, 43 RAM
4, 34 タイマ
5, 35 LANコントローラ
10, 44 I/O
11, 45 生産装置
20 通信装置
36 2ポートRAM 36

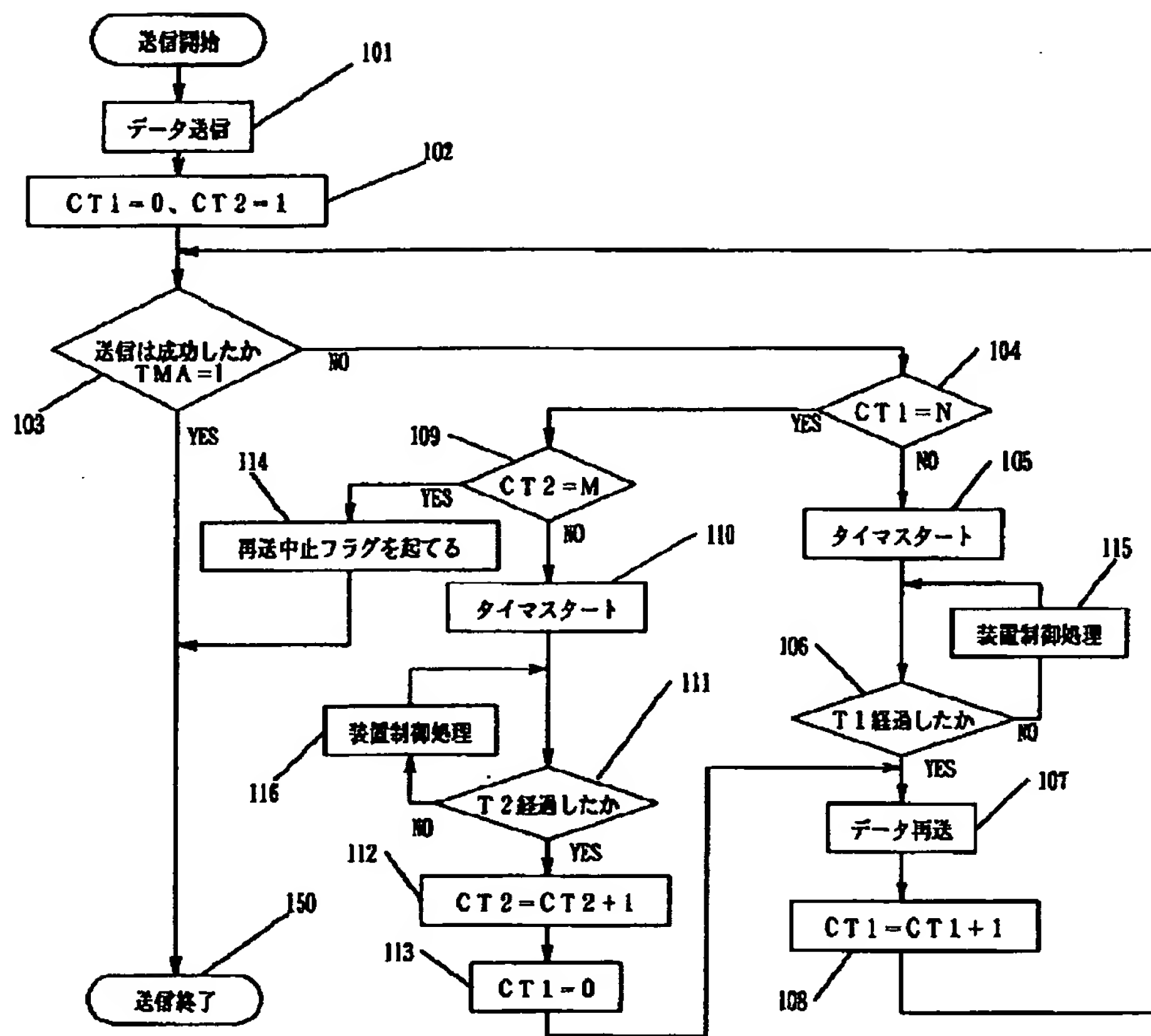
【図1】



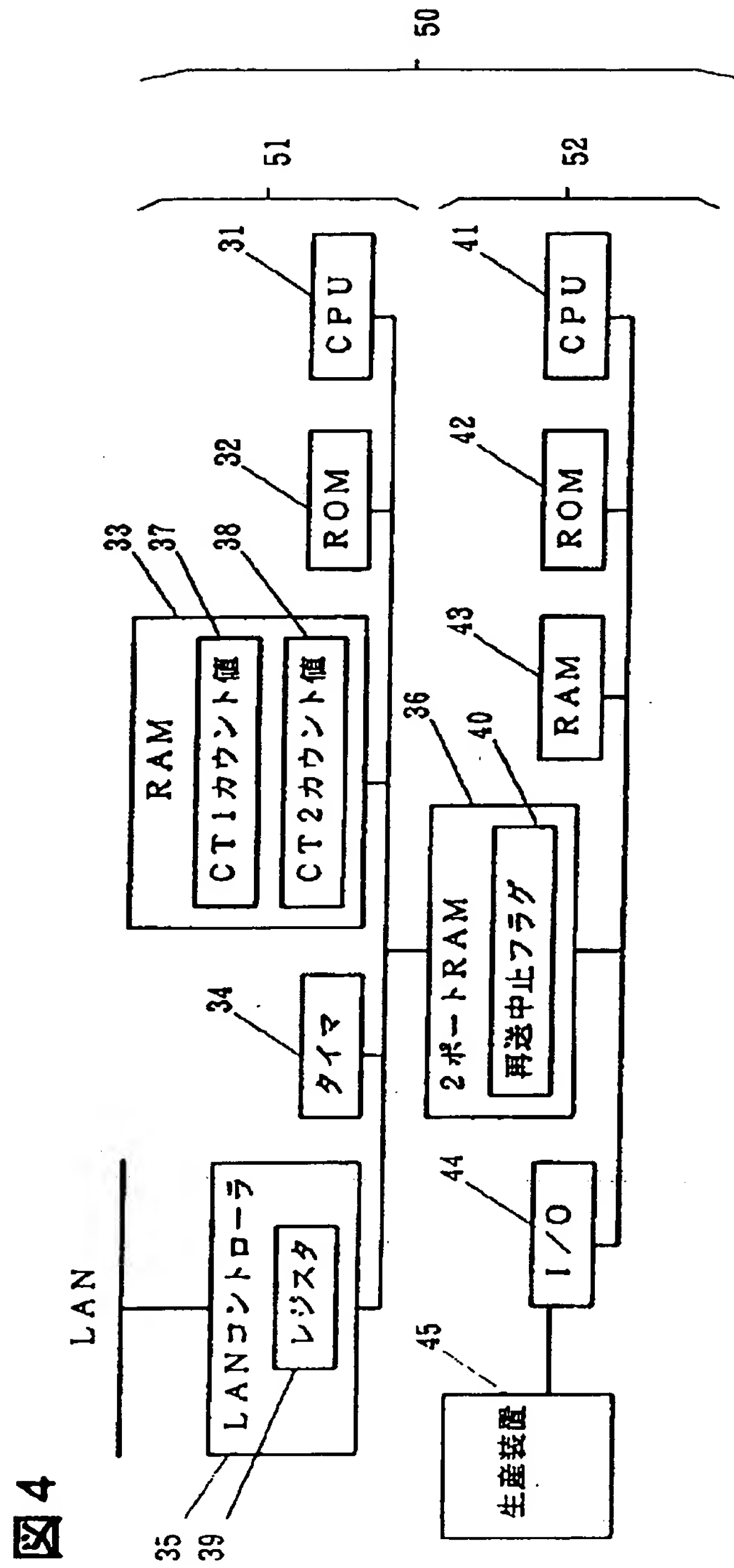
【図2】



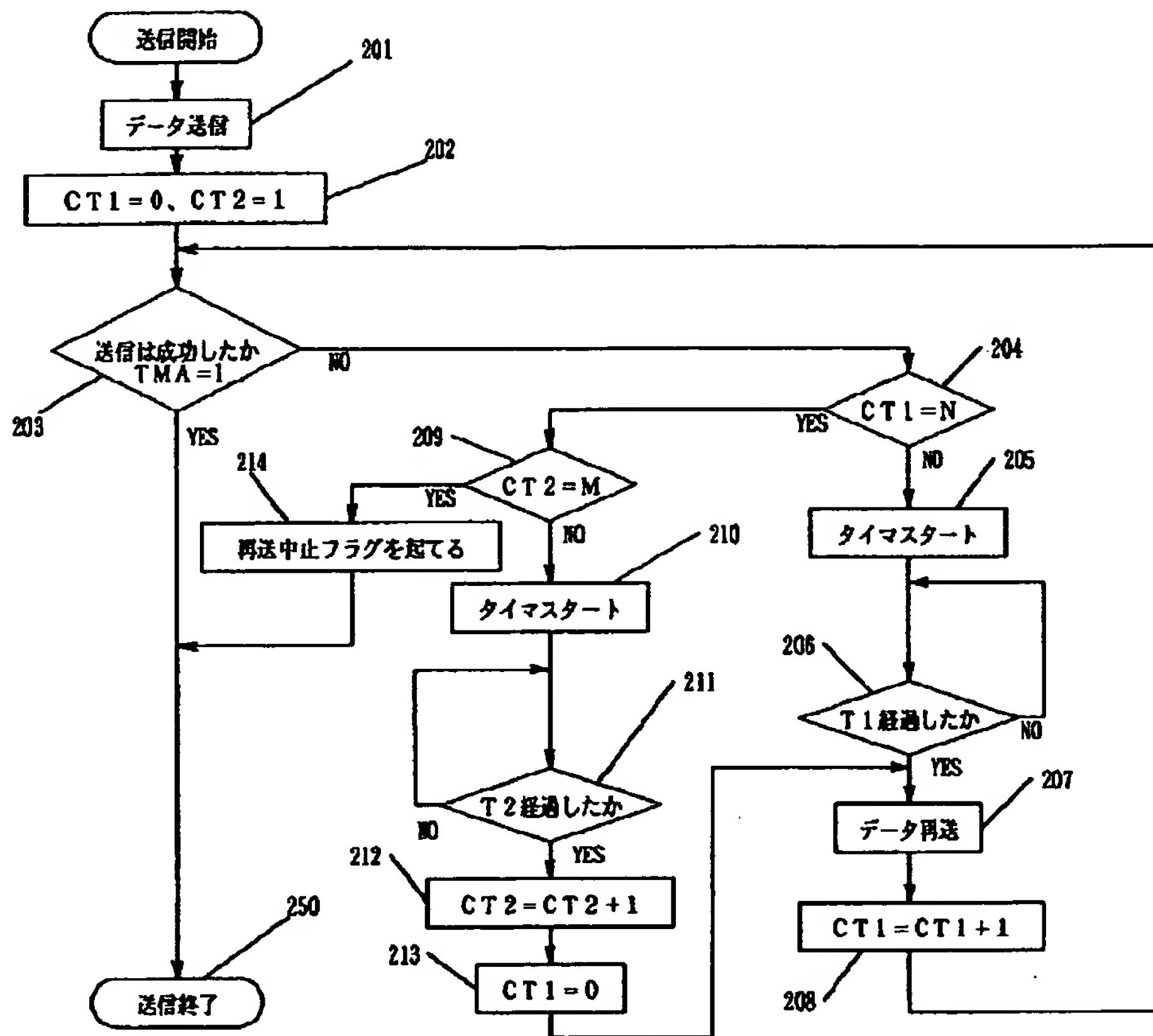
【図3】



【図4】



【図5】



フロントページの続き

(51) Int. Cl.⁵
H04L 29/08

識別記号 庁内整理番号 FI

技術表示箇所